

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-302849

(43)Date of publication of application : 06.12.1989

(51)Int.Cl.

H01L 27/04

H01L 27/06

(21)Application number : 63-133659

(71)Applicant : FUJITSU LTD

(22)Date of filing : 31.05.1988

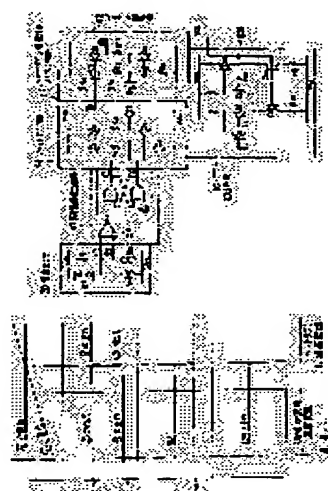
(72)Inventor : KOMON MASAYUKI

## (54) SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

### (57)Abstract:

**PURPOSE:** To obtain a device provided with a function which detects a temperature inside an LSI and stops the generation of heat immediately in an abnormal temperature state by providing an LSI circuit as well as a temperature sensor, an abnormal-temperature detection circuit and a bias circuit which are individually specific.

**CONSTITUTION:** The following are provided: an LSI circuit 10; a temperature sensor 20 formed on an identical substrate in order to detect a temperature of the LSI circuit 10; an abnormal-temperature detection circuit 30 which outputs an abnormal-temperature signal when a temperature detected by the temperature sensor 20 exceeds a prescribed value; a bias circuit 40 which supplies a bias voltage used to shut down said LSI circuit 10 to the circuit on the basis of the abnormal-temperature signal from the abnormal-temperature detection circuit 30. For example, when a device having circuits shown in the figure is used, changes in outputs in individual parts inside the device due to a change in the temperature of the LSI circuit 10 are as shown in the diagram. By this setup, it is possible to quickly detect a rise in temperature of the LSI circuit and to surely prevent the LSI circuit from being destroyed thermally due to the rise in temperature.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## ⑫ 公開特許公報(A) 平1-302849

⑤ Int. Cl. 4

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)12月6日

H 01 L 27/04  
27/06

1 0 1

H-7514-5F  
P-8728-5F

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 半導体集積回路装置

⑯ 特 願 昭63-133659

⑰ 出 願 昭63(1988)5月31日

⑱ 発 明 者 小 門 正 之 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 井 桁 貞一 外2名

## 明 細 書

## 1. 発明の名称

半導体集積回路装置

## 2. 特許請求の範囲

LSI回路(10)と、このLSI回路の温度を検出するために同一の基板上に設けられた温度センサ(20)と、この温度センサによって検出される温度が所定値を超えたとき異常温度信号を出力する異常温度検出回路(30)と、この異常温度検出回路からの異常温度信号に基づいて前記LSI回路にこれを遮断状態にするためのバイアス電圧を供給するバイアス回路(40)とを備えていることを特徴とする半導体集積回路装置。

## 3. 発明の詳細な説明

## 〔概要〕

本発明は、LSI回路を温度上昇による熱破壊から保護するための機能を備えた半導体集積回路

装置に関し、

LSI内部の温度を検出し、異常温度状態になったら直ちに発熱を停止することを可能とすることを目的とし、

LSI回路と、このLSI回路の温度を検出するために同一の基板上に設けられた温度センサと、この温度センサによって検出される温度が所定値を超えたとき異常温度信号を出力する異常温度検出回路と、この異常温度検出回路からの異常温度信号に基づいてLSI回路にこれを遮断状態にするためのバイアス電圧を供給するバイアス回路とを備えたものとして構成する。

## 〔産業上の利用分野〕

本発明は、LSI回路を温度上昇による熱破壊から保護するための機能を備えた半導体集積回路装置に関する。

特にバイポーラECL回路型LSIにおいては、動作速度と集積度の向上に伴って消費電力が増大し、それに伴って冷却方式も従来の自然空冷から強制空冷や液体冷却へと変化してきている。この

ような冷却系になんらかの異常が生ずると、動作中のLSIの温度は急激に上昇し、瞬時に破壊温度に達してしまうので、破壊に至る前にLSI温度を検出し、LSIの発熱を断つことにより、LSIを自己発熱による熱破壊から保護することが必要である。

〔従来の技術〕

従来のLSI回路においては、熱破壊から保護するための保護回路を自身の中ではなく、LSIを搭載したシステム装置の中で別途に考慮していた。たとえば、装置内の空気温度や冷却ファン駆動モータの動作を監視し、異常が発生した場合、LSIへの電力供給を断つことによりLSIの発熱を止め、熱破壊を防止するようにしていた。

〔発明が解決しようとする課題〕

しかしながら、このようなLSI外部の温度をモニタする方式では、LSI自体の温度との間に大きなずれがあるばかりでなく、冷却系の異常によるLSI内の温度上昇とそれが伝わって起こる

外部の温度上昇とでは、後者の方が時間的にかなり遅れるため、それだけ保護のタイミングが遅れてしまい、確実な保護手段とは言えなかった。

したがって本発明は、LSI内部の温度を検出し、異常温度状態になったら直ちに発熱を停止する機能を備えた半導体集積回路装置を提供することを目的とする。

〔課題を解決するための手段〕

上記目的を達成するために本発明の半導体集積回路装置は、LSI回路と、このLSI回路の温度を検出するために同一の基板上に設けられた温度センサと、この温度センサによって検出される温度が所定値を超えたとき異常温度信号を出力する異常温度検出回路と、この異常温度検出回路からの異常温度信号に基づいて前記LSI回路にこれを遮断状態にするためのバイアス電圧を供給するバイアス回路とを備えていることを特徴とする。

〔作用〕

上記半導体集積回路装置においては、温度センサによりLSI自体の温度を検出し、異常温度が

検出されたら自らバイアス電圧を調整して電流供給を断つため、保護動作の応答に遅れが無く、熱破壊からの確実な保護を達成することができる。

〔実施例〕

第1図は本発明の一実施例を示すものである。

第1図において、保護対象のLSI回路は符号10で示されている。このLSI回路10を異常温度から保護するために温度センサ20、異常温度検出回路30、およびシャットダウン機能付きバイアス回路40がLSI回路10と共通の基板上に設けられている。

LSI回路10は、ECL回路から構成され、カレントスイッチ回路に定電流 $I_{cs}$ を流すトランジスタ $Q_{15}$ と、エミッタフォロウ回路に定電流 $I_{ef}$ を流すトランジスタ $Q_{16}$ とを備えている。カレントスイッチ回路のトランジスタ $Q_{15}$ は、第1の入力( $I_1$ )用のトランジスタ $Q_{11}$ 、第2の入力( $I_2$ )用のトランジスタ $Q_{12}$ 、および基準電圧 $V_{bb}$ を与えるためのトランジスタ $Q_{13}$ を介してコレクタ電圧源 $V_{cc}$ に接続され、自らはエミッタ

電圧源 $V_{ee}$ に接続されている。エミッタフォロウ回路に設けられたトランジスタ $Q_{16}$ は、トランジスタ $Q_{14}$ を介してコレクタ電圧源 $V_{cc}$ に接続されている。トランジスタ $Q_{14}$ のベースはトランジスタ $Q_{13}$ のコレクタに接続されている。トランジスタ $Q_{14}$ のエミッタ側からOR出力が取出される。両トランジスタ $Q_{15}$ 、 $Q_{16}$ のベースに対して、後述のバイアス電圧 $V_{cs}$ が入力される。

温度センサ20は、ダイオードDと抵抗Rの温度係数が異なることを利用してLSI回路10の温度を検出し、その温度に応じた電圧出力を異常温度検出回路30に与える回路であって、LSIの近く、とりわけ基板のほぼ中央部分に設けられる。ダイオードDおよび抵抗Rは、それぞれ定電流源 $S_1$ 、 $S_2$ を直列に接続しており、それらの直列接続点から温度センサ20の出力端子①および②が導出されている。

異常温度検出回路30はコンパレータCPおよびラッチ回路とからなっている。温度センサ20の出力電圧はコンパレータCPの両入力端子に導

かれる。

温度センサ20の出力端子①、②の電位は、通常の動作温度においては出力端子①の電位が出力端子②の電位よりも低くなるように設定されている。LSI回路10の温度が上昇するにつれてダイオードDの端子間電圧は小さくなるのに対し、抵抗Rの抵抗値はほとんど変化しない。そのためLSI回路10の温度上昇が続けば両出力端子①、②の電位が等しくなる温度 $T_0$ を境にして出力端子①、②間の電圧、すなわちコンパレータCPの入力電圧の極性が反転する(第2図(a)参照)。それに応じてコンパレータCPの論理出力も反転する。ラッチ回路LはコンパレータCPの出力反転を記憶する回路であって、その反転出力を異常温度信号として出力する。このラッチ回路Lの出力反転はリセット端子 $R_s$ にリセット信号が入力されるまで継続する。ラッチ回路Lは、通常動作時すなわち出力反転前は出力端子③が“H”レベルに、また出力端子④が“L”レベルになっており、LSI回路10の温度上昇によって出力反転

が行われる(第2図(b)参照)。

上記温度 $T_0$ の値はLSI回路10の動作保証温度(通常は最高125℃)よりも少し高い程度に設定すればよく、動作機能を失わない温度範囲、たとえば150℃~200℃程度が適当である。この温度設定は、ダイオードD、抵抗Rおよび定電流源 $S_1$ 、 $S_2$ の各特性値を適当に設定することによって行われる。

シャットダウン機能付きバイアス回路40は、トランジスタ $Q_1 \sim Q_5$ を有するシャットダウン部41と、トランジスタ $Q_6 \sim Q_{10}$ を有するバイアス回路部42とからなっている。シャットダウン部41の出力端子は⑤で示され、バイアス回路部42の出力端子すなわちバイアス回路40全体の出力端子は⑥で示されている。トランジスタ $Q_1$ 、 $Q_2$ はシャットダウン部41の入力部を形成しており、このトランジスタ $Q_1$ 、 $Q_2$ に対してそれぞれ互いに等しい抵抗値の抵抗 $R_1$ 、 $R_2$ を介してカレントミラー回路を形成するトランジスタ $Q_3$ 、 $Q_4$ が接続されている。トランジスタ

$Q_4$ のコレクタはトランジスタ $Q_5$ のベースに接続されており、このトランジスタ $Q_5$ のコレクタ端子がシャットダウン部41の出力端子⑤を形成する。

通常動作時は、すでに述べたように出力端子③がHレベルに、出力端子④がLレベルになっている。またカレントミラー回路を形成する両トランジスタ $Q_3$ 、 $Q_4$ には常に等しい電流が流れている。更に、抵抗 $R_1$ と抵抗 $R_2$ の値が等しく設定されている。したがってトランジスタ $Q_3$ 、 $Q_4$ の各コレクタ電圧には、出力端子③、④の電圧差がそのまま現れるので、トランジスタ $Q_4$ のコレクタ電圧はトランジスタ $Q_3$ のコレクタ電圧より所定値 $\Delta V$ (出力端子③と④の電圧差)だけ低くなる。その結果、トランジスタ $Q_5$ はカットオフ状態となる。

バイアス回路部42はトランジスタ $Q_6 \sim Q_{10}$ および抵抗 $R_3 \sim R_7$ を有する。シャットダウン部41のトランジスタ $Q_5$ がカットオフされると、バイアス回路部42は正常な動作による

バイアス出力電圧 $V_{cs}$ をその出力端子⑥に発生し、それをLSI回路10に供給する。この結果、LSI回路10内のカレントスイッチ回路を構成するトランジスタ $Q_{15}$ およびエミッタフォロウ回路を構成するトランジスタ $Q_{16}$ にそれぞれ電流 $I_{cs}$ 、 $I_{ef}$ が流れるように制御する。

次に、LSI回路10の温度 $T$ が前述の温度 $T_0$ を超えて高くなった場合であるが、この場合は異常温度検出回路30からの異常温度信号によりシャットダウン部41のシャットダウン機能が作用し、LSI回路10には電流が流れない。すなわち、この場合、すでに述べたように出力端子①の電位は出力端子②の電位よりも高くなり、その結果、出力端子③が“L”レベルに、出力端子④が“H”レベルになるので、トランジスタ $Q_5$ がオンとなる。このトランジスタ $Q_5$ のコレクタ電流は抵抗 $R_3$ を通して流れるので出力端子⑤の電圧は降下し、ほぼトランジスタ $Q_5$ のコレクタ・エミッタ間の飽和電圧(〜0.1V程度)にまで下がる。この結果、トランジスタ $Q_8$ はカット

オフされ、出力端子④の電圧 $V_{cs}$ は最低電位 $V_{ee}$ まで下がる(第2図(c)参照)。したがって、LSI回路10の定電流源用トランジスタ $Q_{15}$ 、 $Q_{16}$ はカットオフされ、電流 $I_{cs}$ 、 $I_{ef}$ は流れなくなる(第2図(d)参照)。これによりLSI回路10の発熱は無くなり、チップの温度は低下する。

なお、異常温度検出回路30のリセット端子 $R_s$ は、通常は“L”レベルであるが、これに“H”レベルの信号を印加することにより、シャットダウン機能付きバイアス回路40をシャットダウン状態から正常動作状態に復帰させることができる。

以上の説明においては、LSI回路10は1個のカレントスイッチと1個のエミッタフォロワからなるものとしたが、これはあくまでも説明の便宜上であって、一般的には数多くのカレントスイッチやエミッタフォロワから構成されるので、大部分の発熱は、これらの部分で生じている。温度センサ20、異常温度検出回路30、およびシャ

ットダウン機能付きバイアス回路40には、シャットダウン時にも幾分かの電流が流れているが、これらの回路部分の部品数は少なく、その発熱量は微小であり、ほぼ無視することができる。

以上述べたように、第1図の装置によれば、LSI回路10の温度が予め設定された温度を超えると、シャットダウン機能が働いてLSI回路10の発熱を大幅に低下させ、LSI回路10を熱破壊から保護することができ、今後ますます高集積化・大消費電力化するバイポーラLSIの熱破壊の危険を未然に防止することができる。

以上の説明においてはLSI回路10として最も単純なECL回路を例示したが、本発明はそれに限られることなく、定電流用バイアス回路をもった他の型のLSI回路にも応用可能であることはもちろんである。

温度センサ20は、図示の実施例においてはダイオードと抵抗とによって構成したが、これはLSI回路基板上に搭載でき、かつ温度上昇を検出できさえすれば、他の素子で構成してもよい。

#### (発明の効果)

以上説明したように、本発明によれば、LSI回路の温度上昇を迅速に検出し、温度上昇が原因で生ずるLSI回路の熱破壊を確実かつ未然に防止することができる。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示す回路図、第2図は第1図の装置の動作を説明するために各部の出力を横軸に温度をとって示したグラフである。

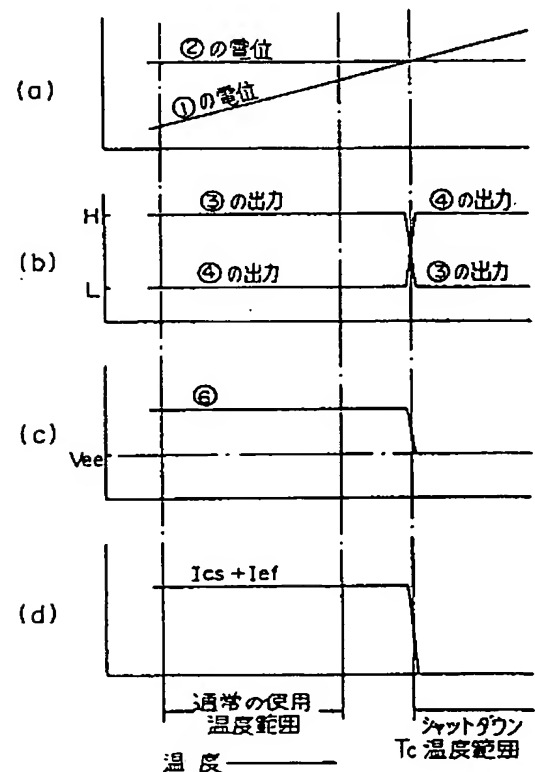
10…LSI回路、20…温度センサ、30…異常温度検出回路、40…シャットダウン機能付きバイアス回路、41…シャットダウン部、42…バイアス回路部。

井 桁 貞

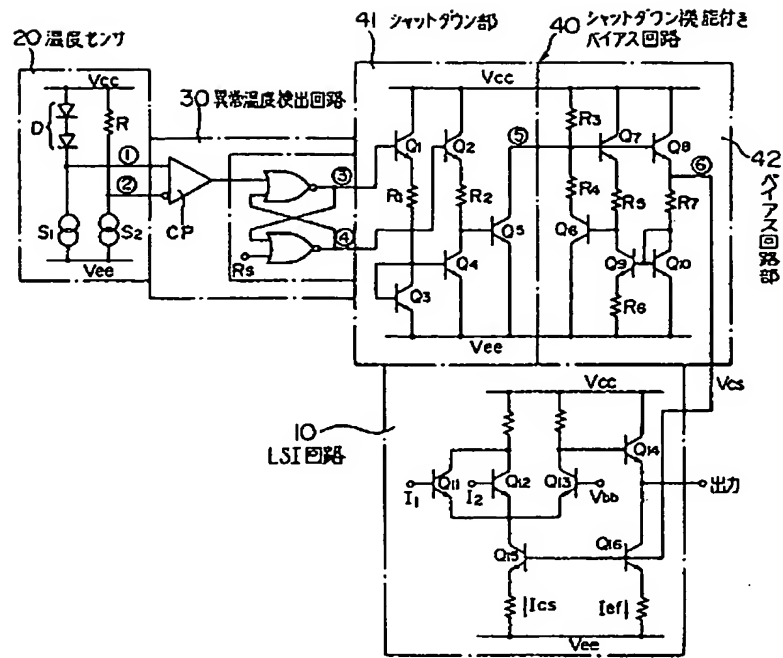


出願人代理人

石川 泰 男



各部の出力グラフ  
第2図



実施例の回路図  
第1図